

МЕТОД АНАЛИЗА ТИПОВОГО ЛОГИЧЕСКОГО ЭЛЕМЕНТА НА ТИРИСТОРЕ

С. Л. БЛЮМИН, А. Д. ИГНАТЕНКО, В. Г. МАШЛЫКИН, Ю. В. ЧЕРНИХОВ

(Липецк, Москва, Днепропетровск)

Предлагается формализованный метод записи условий включения и выключения тиристорных элементов, в котором используются специальные операторы. Метод позволяет формально анализировать работу логических схем, реализованных на тиристорах. Для приложения полученных результатов к анализу разветвленных схем, построенных на тиристорных логических элементах, исследуются свойства указанных операторов. В качестве примера применения разработанного аппарата исследуется каскадное соединение двух тиристорных логических элементов «НЕ».

Ключевые полупроводниковые приборы — тиристоры — все шире внедряются в современные технические средства управления. В [1], в частности, была предложена система тиристорных логических элементов, имеющих преимущества по сравнению с транзисторными в ряде областей промышленной электроники. Разветвленные цепи, состоящие из этих тиристорных элементов, можно исследовать графически, но для этого требуется построение большого числа диаграмм, что не всегда приемлемо.

В статье для анализа стабильных режимов работы таких элементов и систем предлагается аналитический метод, в принципе применимый и для других весьма распространенных тиристорных схем, питающихся от источников переменного тока.

Типовой ячейкой, на основе которой построены тиристорные логические элементы, является схема «НЕ», показанная на рис. 1. Ее работа характеризуется величинами: $e(t)$ — напряжение источника питания, которое в общем случае изменяется во времени, $i_y(t)$ — ток в цепи управляющего электрода (в некоторый момент времени этот ток должен принять значение, достаточное для включения тиристора, $i_y = a$), $v(t)$ — выходное напряжение элемента [2]. После подачи тока управления тиристор включается с некоторой задержкой, которой в исследуемых схемах с переменным напряжением питания можно пренебречь, не внося заметной погрешности. Выключение тиристора происходит тоже с временной задержкой между моментами, когда $i_y = 0$ и $e(t) = 0$. В тиристорных схемах с переменным напряжением эта задержка изменяется в широких пределах и ее непременно следует учитывать. Фиксированные задержки в схемах на других элементах исследовались, например, в [3, 4]. Здесь рассматриваются переменные задержки и случай, когда величина $e(t)$ — периодическая функция времени. Этот режим представляет наибольший интерес, так как в нем работает большинство тиристорных схем.

Питание может быть подано в любой момент τ_0 периода $e(t)$. Начальные точки последующих периодов обозначим через $\tau_1, \tau_2, \dots, \tau_j, \dots$. Функцию $e(t)$ будем считать большей нуля в некотором интервале $[\tau_j, \theta_j)$ в начале каждого периода $\Gamma_j = [\tau_j, \tau_{j+1})$ и равной нулю в интервале $[\theta_j, \tau_{j+1})$ этого же периода Γ_j . Для любого момента t обозначим через $\tau_j(t)$ период, в котором находится t , где j — номер этого периода. Допускаем, что тири-

тор может включиться при любом $e > 0$, а выключается он только при $e = 0$. Анодный ток, протекающий через выключенный тиристор, принимаем равным нулю, так как он много меньше тока нагрузки. Эти допущения близки к реальности [5].

Значение функции $v(t)$ в каждый момент t определяется величинами i_y и e , а также тем обстоятельством, был ли тиристор элемента «НЕ» включен в интервале $[\tau_j, t)$ периода $\tau_j(t)$. Возможны следующие варианты.

1. В интервале $[\tau_j, t)$ периода $\tau_j(t)$ тиристор элемента включен не был, и в этом интервале напряжение питания еще не стало равным нулю. При этом возможны три случая:

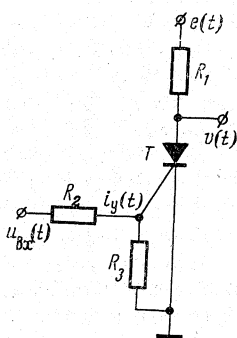


Рис. 1

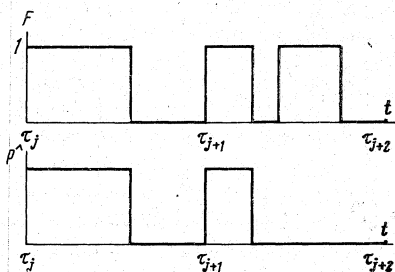


Рис. 2

а) если в момент времени t напряжение питания больше нуля, а ток управления тиристора имеет значение, недостаточное для его включения, то тиристор не включится и выходное напряжение элемента «НЕ» будет равно напряжению его питания, т. е. $v(t) = e(t)$ при $e(t) > 0$ и $i_y < a$;

б) если в момент времени t напряжение питания больше нуля и ток управления достаточен для включения тиристора, то тиристор включается и выходное напряжение элемента будет равно нулю, т. е. $v(t) = 0$ при $e(t) > 0$ и $i_y \geq a$;

в) если в момент времени t напряжение питания равняется нулю, то вне зависимости от сигнала управления выходное напряжение элемента равняется нулю, т. е. $v(t) = 0$ при $e(t) = 0$ и i_y любым.

2. В интервале (τ_j, t) периода $\tau_j(t)$ тиристор был включен или же напряжение питания стало равным нулю, сохранив это значение до конца данного периода. При этом вне зависимости от значения управляющего сигнала на выходе элемента $v(t) = 0$.

Отсюда видно, что для определения того, равна функция $v(t)$ нулю или нет, нужно знать, равна функция $e(t)$ нулю или отлична от него и превышает ли $i_y(t)$ величину a .

Введем следующие логические функции времени, характеризующие возможные состояния тиристора в зависимости от величины $e(t)$, $i_y(t)$ и $v(t)$:

$$E(t) = \begin{cases} 0, & \text{если } e(t) = 0, \\ 1, & \text{если } e(t) > 0, \end{cases}$$

$$I_y(t) = \begin{cases} 0, & \text{если } i_y(t) < a, \\ 1, & \text{если } i_y(t) \geq a, \end{cases}$$

$$V(t) = \begin{cases} 0, & \text{если } v(t) = 0, \\ 1, & \text{если } v(t) > 0. \end{cases}$$

Операторы, преобразующие функции $e(t)$, $i_y(t)$ и $v(t)$ соответственно в $E(t)$, $I_y(t)$, $V(t)$, назовем «дискретизаторами». Тогда

$$E(t) = A[e(t)], \quad V(t) = A[v(t)], \quad I_y(t) = B[i_y(t)].$$

Теперь для варианта 1 можно записать таблицу истинности:

$E(t)$	$I_y(t)$	$V(t)$	$E(t)$	$I_y(t)$	$V(t)$
1	0	1	0	0	0
1	1	0	0	1	0

Иначе говоря, функция $V(t)$ определяется как $V(t) = E(t) \wedge \overline{I_y(t)}$.

Для варианта 2 введен новый оператор, воздействие которого на обобщенную дискретную функцию времени $F(t)$ заключается в том, что нулевое значение этой функции (даже кратковременное) продлевается или «запоминается» до конца периода $\tau_j(t)$. Принимаем, что нулевое значение упомянутой функции может возникнуть в любой момент s интервала времени $\tau_j \ll s < t$.

Новый оператор, который назовем «пролонгатором», будем обозначать $P^\wedge [F(t)] = [P^\wedge F](t)$. Воздействие пролонгатора $P^\wedge$ на функцию $F(t)$ иллюстрируется временной диаграммой рис. 2. Используя свойство пролонгатора, величину $V(t)$ в любой момент времени t можно представить выражением $V(t) = P^\wedge [E(t) \wedge \overline{I_y(t)}]$.

Выходной сигнал логического элемента «НЕ» при этом равен

$$v(t) = e(t) P^\wedge [E(t) \wedge \overline{I_y(t)}]. \quad (1)$$

Используя операции сложения и умножения по модулю два, обозначаемые символами $\oplus$ и $\odot$ [6, 7], перепишем формулу (1) в виде

$$v(t) = e(t) P^\wedge \{E(t) \odot [1 \oplus I_y(t)]\}. \quad (2)$$

Для применения (1), (2) к исследованию тиристорных схем рассмотрим те свойства операторов A , B , $P^\wedge$, которые позволяют преобразовать эти формулы к более удобному виду. Большинство приведенных ниже свойств операторов очевидно, если обратиться к упоминавшимся определениям. Другие легко выводятся.

Если $F(t)$ — логическая функция времени, то $A[F(t)] = B[F(t)] = F(t)$. Если $f(t)$ — любая функция времени, то

$$A\{A[f(t)]\} = A[f(t)], \quad B\{B[f(t)]\} = B[f(t)],$$

$$A\{B[f(t)]\} = B[f(t)], \quad B\{A[f(t)]\} = A[f(t)].$$

Если $g(t)$ — любая функция времени, а $F(t)$ — логическая функция, то $B[g(t)F(t)] = B[g(t)]F(t)$. Если $f(t)$ — любая функция времени, то $A[f(t)]B[f(t)] = B[f(t)]$.

Наряду с оператором $P^\wedge$, который точнее следует назвать «нижним пролонгатором», введем еще и «верхний пролонгатор»: $P^\vee [F(t)] = [P^\vee F](t)$.

Если $F(t)$ — логическая функция времени такая, что $F(t) = 1$ на некотором промежутке $[\tau_j, \theta_j]$ в начале каждого периода T_j и $F(t) = 0$ на его оставшейся части, то $[P^\wedge F](t) = F(t)$, $[P^\vee F](t) = 1$.

Если $G(t)$ — логическая функция времени такая, что $G(t) = 0$ на некотором промежутке $[\tau_j, \theta_j]$ в начале каждого периода T_j и $G(t) = 1$ на его оставшейся части, то

$$[P^\wedge G](t) = 0, \quad [P^\vee G](t) = G(t).$$

Приведем еще некоторые свойства операторов. Если $F(t)$ и $G(t)$ — логические функции времени, то

$$\{P^\wedge [P^\wedge F]\}(t) = [P^\wedge F](t), \quad \{P^\vee [P^\vee F]\}(t) = [P^\vee F](t), \\ \{P^\wedge [P^\vee F]\}(t) = \{P^\vee [P^\wedge F]\}(t) = F(\tau_j),$$

τ_j — начальная точка периода $\tau_j(t)$,

$$\{P^\wedge [F \vee G]\}(t) = 1, \quad \xi_j \leq t < \beta_j, \\ \{P^\wedge [F \vee G]\}(t) = [P^\wedge F](t) \vee [P^\wedge G](t), \quad \beta_j \leq t < \xi_{j+1},$$

где $[\xi_j, \xi_{j+1})$ — промежуток, на котором вычисляется $P^\wedge$, β_j — первый момент на $[\xi_j, \xi_{j+1})$, в который $F(t) \vee G(t) = 0$,

$$\{P^\wedge [F \wedge G]\}(t) = [P^\wedge F](t) \wedge [P^\wedge G](t), \\ \{P^\vee [F \vee G]\}(t) = [P^\vee F](t) \vee [P^\vee G](t), \\ \{P^\vee [F \wedge G]\}(t) = 0, \quad \xi_j \leq t < \eta_j, \\ \{P^\vee [F \wedge G]\}(t) = [P^\vee F](t) \wedge [P^\vee G](t), \quad \eta_j \leq t < \xi_{j+1},$$

где η_j — первый момент на $[\xi_j, \xi_{j+1})$, в который $F(t) \wedge G(t) = 1$,

$$P^\wedge \bar{F}(t) = \overline{[P^\vee F](t)}, \quad [P^\vee \bar{F}](t) = \overline{[P^\wedge F](t)}, \\ [P^\wedge (1 \oplus F)](t) = 1 \oplus [P^\vee F](t), \\ [P^\vee (1 \oplus F)](t) = 1 \oplus [P^\wedge F](t), \\ [P^\wedge (F \odot G)](t) = [P^\wedge F](t) \odot [P^\wedge G](t), \\ [P^\vee (F \odot G)](t) = [P^\vee F](t) \odot [P^\vee G](t).$$

Приведенные свойства операторов позволяют переписать рабочие формулы (1) и (2) в ином виде:

$$v(t) = e(t) \{ [Ae](t) \wedge \overline{[(P^\vee B)i_y]}(t) \}, \quad (3)$$

$$v(t) = e(t) \{ [Ae](t) \odot \{ 1 \oplus [(P^\vee B)i_y](t) \} \}. \quad (4)$$

Выражения (3), (4) описывают работу логического элемента «НЕ» на тиристоре в течение периода $\tau_j(t)$. Эти формулы дают возможность применять операторы непосредственно к величинам $e(t)$ и $i_y(t)$, а затем производить алгебраические операции. Это удобно для анализа более сложных схем на тиристорах.

Если тиристорные элементы питаются от трехфазной сети [1], то вместо оператора A везде приходится ввести новый оператор A' , который определяется следующим образом:

$$[A'e](t) = \begin{cases} 0, & \text{если } e(t) = 0 \text{ и существует хотя бы одна} \\ & \text{непосредственно предшествующая } t \text{ точка} \\ & s \in \Gamma(t), \text{ где } e(s) = 0; \\ 1, & \text{если } e(t) > 0 \text{ или } e(t) = 0, \text{ но в } \Gamma(t) \text{ нет} \\ & \text{ни одной непосредственно предшествующей } t \\ & \text{точки такой, что } e(s) = 0. \end{cases}$$

Справедливость всех изложенных выше выкладок при этом не нарушается. Если схемы с трехфазным питанием анализировать при помощи прежних операторов, то искажается физический смысл работы логического элемента «НЕ»: при $e(\tau_j) = 0$ для всех t будет $v(t) = 0$.

В качестве примера применения метода рассмотрим последовательное соединение двух элементов «НЕ», которое используется в ряде логических схем [1]. Работа такой цепочки описывается следующими выражениями:

$$v_1(t) = e_1(t) P_1^\wedge \{ [A'e_1](t) \wedge \overline{[Bi_{y_1}]}(t) \}, \quad v_2(t) = e_2(t) P_2^\wedge \{ [A'e_2](t) \wedge \overline{[Bi_{y_2}]}(t) \}, \quad (5) \\ i_{y_2}(t) = kv_1(t).$$

В случае питания обоих элементов от одного источника получаем

$$v_2(t) = e(t) P \wedge \{[A'e](t) \wedge Bk\{e(t) P \wedge \{[A'e](t) \wedge [\overline{Bi_{y_1}}(t)]\}\}\}. \quad (6)$$

В этих выражениях индексы при e , v , i_y указывают на номер элемента, коэффициент k , имеющий размерность проводимости, определяет ток управления i_{y_2} , поступающий с выхода предшествующего элемента.

Рассмотрим вид выходного сигнала второго элемента «НЕ» во время произвольного периода питания $[\tau_j, \tau_{j+1})$ в случае, когда сигнал $i_{y_1}(t) \equiv 0$. Обозначим через v_j тот момент времени на $[\tau_j, \tau_{j+1})$, в который $kv(t)$ впервые достигает величины a . Пусть сначала $\tau_j \leq t < v_j$. Для таких t в (6) $[\overline{Bi_{y_1}}](t) \equiv 1$, $[A'e](t) = 1$, $P \wedge \{[A'e]\}(t) = 1$, $e(t) P \wedge \{[A'e]\}(t) = e(t)$, $Bke(t) = 0$, $Bke(t) = 1$.

Следовательно, под знаком «внешнего пролонгатора» P остается $[A'e](t) = 1$, так что $v_2(t) = e(t)$.

При $t = v_j$ имеем $Bk\{e(t) P \wedge \{[A'e](t)\}\} = 1$, а потому под знаком «внешнего пролонгатора» $P \wedge$ появляется 0. Из определения $P \wedge$ следует тогда, что $v_2(t) = 0$ для всех $v_j \leq t < \tau_{j+1}$. Таким образом, при синхронном питании последовательно включенных элементов на выходе второго появляется «ложный» импульс, который может включить последующий или (если имеется обратная связь) первый элемент и без подачи «правильного» управляющего сигнала.

Определим теперь, при каком условии «ложный» импульс можно устранить. Иначе говоря, при каком условии имеем

$$v_2(t) \equiv 0. \quad (7)$$

Из системы (5) получаем при отсутствии сигнала управления на входе первого элемента

$$v_2(t) = e_2(t) P_2 \wedge \{[A'e_2](t) \wedge Bk\{e_1(t) P_1 \wedge \{[A'e_1](t)\}\}\}.$$

Так как $e_2(t) \neq 0$, то (7) будет заведомо выполнено, если

$$P_2 \wedge \{[A'e_2](t) \wedge Bk\{e_1(t) P_1 \wedge \{[A'e_1](t)\}\}\} \equiv 0,$$

что, в свою очередь, будет выполнено, если

$$\{[A'e_2](\sigma_j) \wedge Bk\{e_1(\sigma_j) P_1 \wedge \{[A'e_1](t)\}\}\} = 0,$$

где σ_j — начало соответствующего периода функции $e_2(t)$.

Так как $[A'e_2](\sigma_j) \neq 0$, то для выполнения условия (7) должно быть

$$Bk\{e_1(\sigma_j) P_1 \wedge \{[A'e_1](\sigma_j)\}\} = 1.$$

Последнее выполняется, если $P_1 \wedge \{[A'e_1](\sigma_j)\} = 1$ и $ke_1(\sigma_j) \geq a$. Так как $P_1 \wedge \{[A'e_1](t)\} = 1$ при $\tau_j \leq t \leq n_j$ и $ke_1(t) \geq a$ для $v_j \leq t \leq \mu_j$, то равенство (7) будет выполнено при условии $\sigma_j = \tau_j + \varepsilon$. Здесь n_j — момент на $[\tau_j, \tau_{j+1})$, после которого $P_1 \wedge \{[A'e_1](t)\} = 0$, μ_j — первый после v_j момент на $[\tau_j, \tau_{j+1})$ такой, что $ke_1(t) < a$ для $t > \mu_j$; $v_j - \tau_j \leq \varepsilon \leq \mu_j - \tau_j$.

Введение временного сдвига ε в питание логических элементов обеспечивает стабильную работу, исключая появление «ложных» импульсов.

Рассмотрим поведение данной цепочки при подаче на вход первого элемента некоего импульса тока, которым может быть как сигнал управления, так и помеха. Сигнал подается во время периода $[\tau_j, \tau_{j+1})$. Получаем тогда вместо (6)

$$v_2(t) = e_2(t) P_2 \wedge \{[A'e_2](t) \wedge Bk\{e_1(t) P_1 \wedge \{[A'e_1](t) \wedge [\overline{Bi_{y_1}}(t)]\}\}\}.$$

Если импульс подан в момент κ , где $\tau_j \leq \kappa \leq \sigma_j$, то $\overline{Bi_{y_1}}(\kappa) = 0$, а потому

$$P_1 \wedge \{[A'e_1](t) \wedge [\overline{Bi_{y_1}}(t)]\} = 0 \text{ для } \kappa \leq t < \tau_{j+1}.$$

Следовательно, $\overline{Bk\{e_1(t)0\}} = 1$ для $\kappa \leq t < \tau_{j+1}$, а потому $v_2(t) = e_2(t)$ для $\sigma_j \leq t < \tau_{j+1}$.

Для $\tau_{j+1} \leq t < \sigma_{j+1}$ ток $i_y(t) = 0$, так что $P_1 \wedge \{[A'e_1](t) \wedge [\overline{Bi_{y_1}}(t)]\} = 1$. Но так как $Bke_1(t) = 1$ для $\tau_{j+1} \leq t < v_{j+1}$, то и в этом интервале $v_2(t) = e_2(t)$.

В интервале времени $v_{j+1} \leq t < \sigma_{j+1}$ имеем $\overline{Bke_1(t)} = 0$. Между тем, $[A'e_2](t) = 1$ (предполагаем сейчас, что сдвиг ε таков, что $v_{j+1} \leq n_j$). Следовательно, $P_2 \wedge \{[A'e_2](t) \wedge 0\} = 0$ и $v_2(t) = 0$ для $v_{j+1} \leq t < \sigma_{j+1}$.

Пусть теперь $\sigma_j < \kappa < \tau_{j+1}$, т. е. в момент σ_j ток $i_y = 0$. Так как $\sigma_j = \tau_j + \varepsilon$, где $v_j - \tau_j \leq \varepsilon \leq \mu_j - \tau_j$, то

$$Bk \{e_1(t) P_1^{\wedge} \{[A'e_1](t) \wedge [Bi_{y_1}](t)\}\} = 0,$$

а потому для $\sigma_j < t < \sigma_{j+1}$ пролонгатор $P_2^{\wedge} \{[A'e_2](t) \wedge 0\} = 0$.

Иными словами, при подаче импульса в интервале $\sigma_j < \kappa < \tau_{j+1}$ цепочка, состоящая из двух последовательно соединенных логических элементов «НЕ», на него не реагирует. Таким образом, точно определяется нужный момент подачи управляющего импульса и, с другой стороны, «зона нечувствительности» к помехам.

Приведенный пример показывает, что метод дает возможность аналитически оценить временные характеристики, которые необходимо принимать во внимание при расчете схем для обеспечения их стабильной работы.

Поступила в редакцию
9 апреля 1971 г.

ЦИТИРОВАННАЯ ЛИТЕРАТУРА

1. Машлыкин В. Г., Черников Ю. В., Игнатенко А. Д., Либерман В. Л. Логические элементы на тиристорах с питанием от трехфазной сети переменного тока. Приборы и системы управления, № 4, 1971.
2. Джентри Ф., Гутцвиллер Ф., Головьяк Н., фон Застров Э. Управляемые полупроводниковые вентили. «Мир», 1967.
3. Рогинский В. Н. Построение релейных схем управления. «Энергия», 1964.
4. Поспелов Д. А. Логические методы анализа и синтеза схем. «Энергия», 1964.
5. Билик Р. В., Кругенко В. С., Машлыкин В. Г., Силаев В. Н. Импульсные схемы на динисторах и тиристорах. «Наука», 1968.
6. Глушков В. М. Синтез цифровых автоматов. Физматгиз, 1962.
7. Моисил Г. К. Алгебраическая теория дискретных автоматических устройств. Изд-во иностр. лит., 1963.

A STANDARD LOGICAL ELEMENT ANALYSIS METHOD

S. L. BLUMIN, A. D. IGNATENKO, V. G. MASHLYKIN, Yu. V. CHERNIKOV

The paper suggest a formalized method where special operators are used to recording the conditions for switching on and off the thyristor elements. The method allows to analyse formally the operation of thyristor logical circuits. In order to apply the results to the analysis or ramified thyristor circuits logical elements, the properties of the above operators are studied. The use of the tools developed in the paper is exemplified by a stage of two thyristor NOT gates.